

(12)特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2005年7月7日 (07.07.2005)

PCT

(10) 国際公開番号
WO 2005/062452 A1

(51) 国際特許分類⁷:

H02M 3/155

(21) 国際出願番号:

PCT/JP2003/016214

(22) 国際出願日: 2003年12月18日 (18.12.2003)

(25) 国際出願の言語:

日本語

(26) 国際公開の言語:

日本語

(71) 出願人(米国を除く全ての指定国について): ニッタ株式会社 (NITTA CORPORATION) [JP/JP]; 〒556-0022 大阪府 大阪市浪速区桜川四丁目4番26号 Osaka (JP).

(72) 発明者; よび

(75) 発明者/出願人(米国についてのみ): 王国華 (WANG,Guo-Hua) [CN/JP]; 〒639-1032 奈良県大和

郡山市 池沢町172 ニッタ株式会社奈良工場内
Nara (JP).

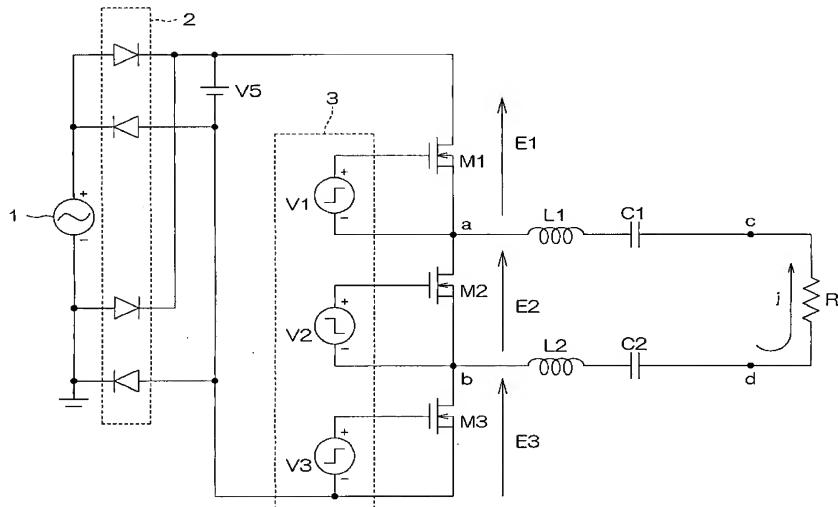
(74) 代理人: 稲岡 耕作, 外 (INAOKA,Kosaku et al.); 〒541-0054 大阪府 大阪市中央区南本町2丁目6番12号 サンマリオンNBFタワー21階 あい特許事務所内 Osaka (JP).

(81) 指定国(国内): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

[続葉有]

(54) Title: CAPACITOR INSULATING POWER SUPPLY

(54) 発明の名称: キャパシタ絶縁電源装置



(57) Abstract: Switching elements (M1, M2, M3) are connected in series between the positive and negative lines carrying DC current supplied through a rectifier circuit (2) from an AC power supply (1) or directly supplied from a DC power source. The switching elements (M1, M2, M3) are on/off controlled by a high-frequency signal. An inductor (L1) and a capacitor (C1) are inserted between a connection node (a) and a load terminal (c). An inductor (L2) and a capacitor (C2) are inserted between a connection node (b) and a load terminal (d). The phases of on/off of the switching elements (M1, M3) are the same, and the phase of on/off of the switching element (M2) is opposite to them. Without using any transformer, not only insulation against DC but insulation against AC is adequately ensured.

(57) 要約: 交流電源1から整流回路2を通して供給された直流、又は直流電源から直接供給された直流を導く線路の正側と負側に、スイッチング素子M1, M2, M3を直列に接続し、前記スイッチング素子M1, M2, M3を、高周波信号でオンオフ制御し、接続点aと負荷端子cとの間にイン

[続葉有]

WO 2005/062452 A1



(84) 指定国(広域): ARIPO 特許 (BW, GH, GM, KE, LS, MW, MZ, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア特許 (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ特許 (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PT, RO, SE, SI, SK, TR), OAPI 特許 (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:
— 國際調査報告書

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

ダクタ L 1、キャパシタ C 1 を挿入し、接続点 b と負荷端子 d との間にインダクタ L 2、キャパシタ C 2 を挿入した。スイッチング素子 M 1, M 3 をオンオフする位相が同じであり、スイッチング素子 M 2 をオンオフする位相が、逆相になっている。変圧器を用いないでも、直流に対する絶縁だけでなく、交流に対する絶縁も十分に確保することができる。

明細書

キャパシタ絶縁電源装置

<技術分野>

本発明は、電源と負荷との間を絶縁できるキャパシタ絶縁電源装置に関するも
5 のである。

<背景技術>

電源装置には、所望の大きさの電圧を得るために、変圧器が内蔵されているものがある。この変圧器は、一次側と二次側とを絶縁するという役目も果たしている。

10 一方、変圧器は重くて大きいため、小型化・軽量化の目的のために、変圧器を用いないで済む電源装置が求められることがある。

この、変圧器のない電源装置は、変圧器を用いた電源装置と違って、電源側と負荷側との絶縁を保つことが一般に困難である。

従来では、この絶縁を保つため、電源側と負荷側との間でキャパシタを直列に
15 結合させたタイプの電源装置が提案されている（米国特許第 4,635,175 号明細書、
米国特許第 6,144,565 号明細書、特開平 2003-116268 号公報参照）。

しかし、このタイプの電源装置は、直流に対する絶縁はできても、交流、すなわち商用周波数やスイッチング周波数の交流電圧や交流電流に対する十分な絶縁が確保されていないのが実状である。

20 <発明の開示>

そこで、本発明は、直流に対する絶縁のみならず、交流に対する絶縁も十分に確保することができる電源装置を実現することを目的とする。

本発明の電源装置は、交流電源から整流回路を通して供給された直流、又は直流電源から直接供給された直流を導く線路の正極と負極との間に、直列に接続された第一、第二及び第三のスイッチング素子と、前記第一、第二及び第三のスイッチング素子を所定周波数の信号でオンオフ制御するスイッチ制御回路と、前記第一のスイッチング素子と第二のスイッチング素子との接続点と負荷端子との間に挿入された第一のキャパシタと、前記第二のスイッチング素子と第三のスイッチング素子との接続点と負荷端子との間に挿入された第二のキャパシタとを有し、

前記第一のキャパシタと第二のキャパシタとの容量値が等しく、前記スイッチ制御回路は、前記第一及び第三のスイッチング素子をオンオフする位相が同じであり、この第一及び第三のスイッチング素子をオンオフする位相と、前記第二のスイッチをオンオフング素子する位相とが、互いに逆相になっていることを特徴とする。

このブリッジ構成によれば、前記第一のキャパシタと第二のキャパシタとの容量値が等しく、回路の対称性を確保できるので、電源と負荷との間の絶縁が、直流に対しても、交流に対しても達成される。

前記第一のスイッチング素子と第二のスイッチング素子との接続点と負荷端子との間に、さらに第一のインダクタが直列に挿入され、前記第二のスイッチング素子と第三のスイッチング素子との接続点と負荷端子との間に、さらに第二のインダクタが直列に挿入されていることが好ましい。

この場合、前記第一のインダクタと第二のインダクタとの誘導値が等しければ、回路の対称性を確保できるので、交流の絶縁のためにはさらに好ましい。

前記第一及び第三のスイッチング素子をオンしている期間が、前記第二のスイッチをオフしている期間の中に含まれ、前者の期間が後者の期間よりも短ければ、第一から第三のスイッチング素子がすべてオフになる期間が存在するので、ゼロスイッチを実現するという意味で好ましい。

以上のように本発明のキャパシタ絶縁電源装置によれば、電源側と負荷側とが直流通じても交流的にも絶縁される。したがって、変圧器を用いないで、入出力間の絶縁を保つことができる。これにより、コンピュータ、各種通信機器などに最適な電源装置を提供することができる。

また、このキャパシタ絶縁電源装置によれば、簡単にゼロスイッチを実現することができるので、ノイズの少ない電源装置を提供することができる。

25 <図面の簡単な説明>

図1は、本発明のキャパシタ絶縁電源装置の回路図である。

図2は、スイッチ制御回路3の制御信号波形図である。

図3は、スイッチ制御回路3の制御信号波形図である。

図4は、本発明の効果を検証するために使用したキャパシタ絶縁電源装置のシ

ミュレーション用の回路図である。

図5は、図4の回路における、入力オン後の、抵抗R7の両端電圧V7の電圧波形変化を示すグラフである。

図6は、第三のスイッチング素子M3を省略した、比較例にかかるキャパシタ
5 絶縁電源装置の回路図である。

図7は、図6の回路における、入力オン後の、抵抗R7の両端電圧V7の電圧波形変化を示すグラフである。

図8は、インダクタL1, L2の値を非対称に設定した場合の入力オン後の、
抵抗R7の両端電圧V7の電圧波形変化を示すグラフである。

10 図9は、キャパシタC1, C2の値を非対称に設定した場合の入力オン後の、
抵抗R7の両端電圧V7の電圧波形変化を示すグラフである。

図10は、共振条件を満たさない場合の直流入力オン後の、抵抗R7の両端電
圧V7の電圧波形変化を示すグラフである。

15 図11は、インダクタL1, L2がない場合のキャパシタ絶縁電源装置の回路
図である。

図12は、インダクタL1, L2がない場合の入力オン後の、抵抗R7の両端
電圧V7の電圧波形変化を示すグラフである。

<発明を実施するための最良の形態>

以下、本発明の実施の形態を、添付図面を参照しながら詳細に説明する。

20 図1は、本発明のキャパシタ絶縁電源装置の回路図である。

商用交流電源1の交流電圧は、整流回路2により直流電圧に変換される。図1
では、整流回路2は全波整流回路であるが、半波整流回路を採用してもよい。

直流変換後の正側及び負側には、第一、第二及び第三のスイッチングトランジ
スタM1, M2, M3が直列に接続されている。

25 そして、前記第一、第二及び第三のスイッチングトランジスタM1, M2, M
3を所定周波数、例えば100kHzの信号でオンオフ制御するスイッチ制御回路3
を備えている。スイッチ制御回路3は、スイッチングトランジスタM1, M2,
M3のゲート電極に電圧信号を印加してスイッチングトランジスタM1, M2,
M3をオンオフする。

前記第一のスイッチングトランジスタM 1と第二のスイッチングトランジスタM 2との接続点をa、前記第二のスイッチングトランジスタM 2と第三のスイッティングトランジスタM 3との接続点をbと表示する。また、負荷端子をc, dと表示する。

- 5 接続点aと負荷端子cとの間には、第一のインダクタL 1と第一のキャパシタC 1とが直列に挿入され、接続点bと負荷端子dとの間には、第二のインダクタL 2と第二のキャパシタC 2とが直列に挿入されて、負荷端子cと負荷端子dには、負荷抵抗Rが接続されている。

図2は、スイッチ制御回路3の制御信号波形図である。図2に示すように、スイッティングトランジスタM 1, M 3を導通させる電圧信号V 1, V 3は同位相で、スイッティングトランジスタM 2を導通させる電圧信号V 2は逆位相である。

以上のキャパシタ絶縁電源装置の動作を説明すると、スイッティングトランジスタM 1, M 3が導通している時はキャパシタC 1, C 2が充電される。スイッティングトランジスタM 2が導通している時は、前記キャパシタC 1, C 2に充電された電荷が放電されて負荷Rに電流iが流れる。これにより、負荷Rに直流電流を供給することができる。

なお、スイッティングトランジスタM 1, M 3の導通状態と、スイッティングトランジスタM 2の導通状態とが瞬時に切り替わると、スイッティングトランジスタに過大な負荷をかける。そこで、切り替えの間に双方とも非導通の期間を設けることが好ましい。たとえば、図3に示すように、スイッティングトランジスタM 1, M 3を導通させる電圧信号V 1, V 3の導通期間を短くして、電圧信号V 1, V 2, V 3が非導通となる期間を設けるとよい。

図3は、スイッチ制御回路3の制御信号波形図である。電圧V 1, V 2, V 3の波形とともに、スイッティングトランジスタM 1, M 2, M 3のドレインーソース間の電圧E 1, E 2, E 3の波形を描いている。図3に示すように、電圧V 1, V 2, V 3が非導通となる期間中に、電圧E 1, E 2, E 3がゼロになってからスイッティングトランジスタがオンするので、スイッティングトランジスタに過大な負荷をかけることがない。

このように本発明のキャパシタ絶縁電源装置では、直流において負荷Rと商用

交流電源 1 とを絶縁することができるのはもちろんであるが、商用交流電源 1 の周波数、スイッチング周波数などにおいても、負荷 R と商用交流電源 1 とを絶縁することができる。すなわち、電源と負荷との間で直流絶縁及び交流絶縁が達成される。

- 5 このことは、後に実施例に示すように、負荷 R と接地との間に抵抗を接続して、この抵抗に直流電流も交流電流も流れないか、または流れてもそれが人体に影響を与えない微小な電流であることを確認することによって、証明できる。

以上で、本発明の実施の形態を説明したが、本発明の実施は、前記の形態に限定されるものではない。例えば、図 1 において交流電源 1 、整流回路 2 がない、
10 直流入力形の電源装置にも本発明は適用可能である。また整流回路 2 がなく、直接、交流電源 1 につながった交流入力形の電源装置にも本発明は適用可能である。その他、本発明の範囲内において種々の変更を施すことが可能である。

<実施例 1 >

図 4 は、本発明の効果を検証するために使用した回路図である。この回路構成、
15 回路定数をコンピュータに入力し、回路解析ソフトを用いて、各部の電圧・電流波形を算出した。

この回路は、交流入力・直流出力の形になっていて、図 1 のキャパシタ絶縁電源装置と同じ回路である。整流回路 2 とスイッチングトランジスタ M 1 との間の抵抗 R 1 , R 2 が入っているが、無視できるほど小さな値である。また、インダクタ L 1 とキャパシタ C 1 に、それぞれ並列抵抗 R 3 , R 4 が入っているが、これは回路解析ソフトの設定に必要な定数であり、無視できるほど大きな値である。
20 並列抵抗 R 5 , R 6 も同様、無視できるほど大きな値である。

交流電源 1 の電圧は、ピーク値 350 V 、周波数 50 Hz とした。

負荷抵抗 R は 1 Ω とした。ただし、負荷抵抗 R と接地との間に流れる電流を測
25 定するために、負荷抵抗 R の両端と接地との間に、それぞれ人体を模擬する 10 kHz の抵抗 R 7 , R 8 を接続した。抵抗 R 7 の電圧を V 7 とする。

インダクタ L 1 , L 2 は、それぞれ $250 \mu H$ のインダクタを使用し、キャパシタ C 1 , C 2 は、それぞれ $0.01 \mu F$ のキャパシタを使用した。スイッチ制御回路のオンオフ周波数 f は、100kHz である。これらの定数は、条件

$$f > 1 / 2 \pi \sqrt{L C}$$

を満足している。ただし、この式では、 $L_1 = L_2 = L$, $C_1 = C_2 = C$ と表記した。

- 交流入力オン後の、抵抗 R_7 の両端の電圧 V_7 の電圧波形を時間経過とともに
5 グラフにしたもののが、図 5 である。

図 5 の縦軸電圧の単位はボルト、横軸時間の単位は msec である。

図 5 のグラフによれば、電源立ち上がりから 2 msec 後に、電圧 V_7 は立ち上がっていいくが、その電圧 V_7 は高々 10 V 以下である。したがって、人間は感電せず、入出力間の絶縁は確保されているといえる。

- 10 このように、インダクタ L_1 , L_2 、キャパシタ C_1 , C_2 ともに対称性があり、電源と負荷との間の絶縁がほぼ完全に達成される。なお、この関係を満たさない場合でも、以下の実施例に示すように、電源と負荷との間の絶縁は、実用上十分なレベルで達成される。

<比較例 1>

- 15 比較例として、図 6 に示すように、第三のスイッチングトランジスタ M_3 が短絡されている回路を想定した。回路定数は、図 4 のものと同じである。

図 7 に、交流入力オン後の、抵抗 R_7 の両端の電圧 V_7 の電圧波形のグラフを示す。色の濃い部分は時間占有率の高い部分、色の薄い部分は時間占有率の低いサージ電圧の部分を示す。

- 20 図 7 のグラフによれば、電源立ち上がり後、電圧 V_7 は急激に立ち上がり、しかも大きな電圧値を示す。入出力間の絶縁は確保されているといえず、負荷 R を触ると感電するおそれがある。

<比較例 2>

- インダクタ L_1 , L_2 の値を非対称に設定したキャパシタ絶縁電源装置を想定
25 して、抵抗 R_7 の両端の電圧 V_7 の電圧波形を算出した。

キャパシタ C_1 , C_2 はそれぞれ $0.01 \mu F$ とし、インダクタ L_1 を $350 \mu H$, L_2 を $150 \mu H$ とし、和 ($L_1 + L_2$) を前例と変わらない値とした。

この回路の電圧 V_7 のグラフを図 8 に示す。このグラフからわかるように、図 5 の実施例 1 と比べて、インダクタ L_1 , L_2 の値を非対称に設定することによ

って、電圧V7は、150Vを超える大きな電圧値を示すようになる。入出力間の絶縁は確保されているといえず、負荷Rを触ると感電するおそれがある。

<比較例3>

キャパシタC1, C2の値を非対称に設定したキャパシタ絶縁電源装置を想定
5 して、抵抗R7の両端の電圧V7の電圧波形を算出した。

インダクタL1, L2を $250\mu H$ とし、キャパシタC1, C2を、それぞれ
0.013μF, 0.008μFとしたときの電圧V7のグラフを図9に示す。なお、キャパシタC1, C2の直列合成容量が、図2のキャパシタC1, C2の直列合成容量に等しくなるようにしてある。

10 図9のグラフからわかるように、実施例1と比べて、キャパシタC1, C2を非対称に設定することによって、電圧V7は、90V近い大きな電圧値を示すようになる。入出力間の絶縁は確保されているといえず、負荷Rを触ると感電するおそれがある。

<実施例2>

15 次に、 $f >> 1 / 2\pi\sqrt{LC}$ の場合のシミュレーション例を示す(>>は非常に大きいという意味である)。

インダクタL1, L2を、それぞれ $50\mu H$ とし、キャパシタC1, C2を、それぞれ $0.01\mu F$ とした。スイッチ制御回路のオンオフ周波数fは、今までと同じ $100kHz$ である。

20 この場合の交流入力オン後の、電圧V7の電圧波形を図10に示す。

図10のグラフによれば、電源立ち上がり後、電圧V7は30V以下である。したがって、図5と比べて、電圧値は大きいものの、比較的安全な値である。特に色の濃い部分(時間占有率の高い部分)の電圧値は低く、入出力間の絶縁は確保されているといえる。

25 <実施例3>

インダクタL1, L2を外して、キャパシタC1, C2のみとした回路を図1に示す。

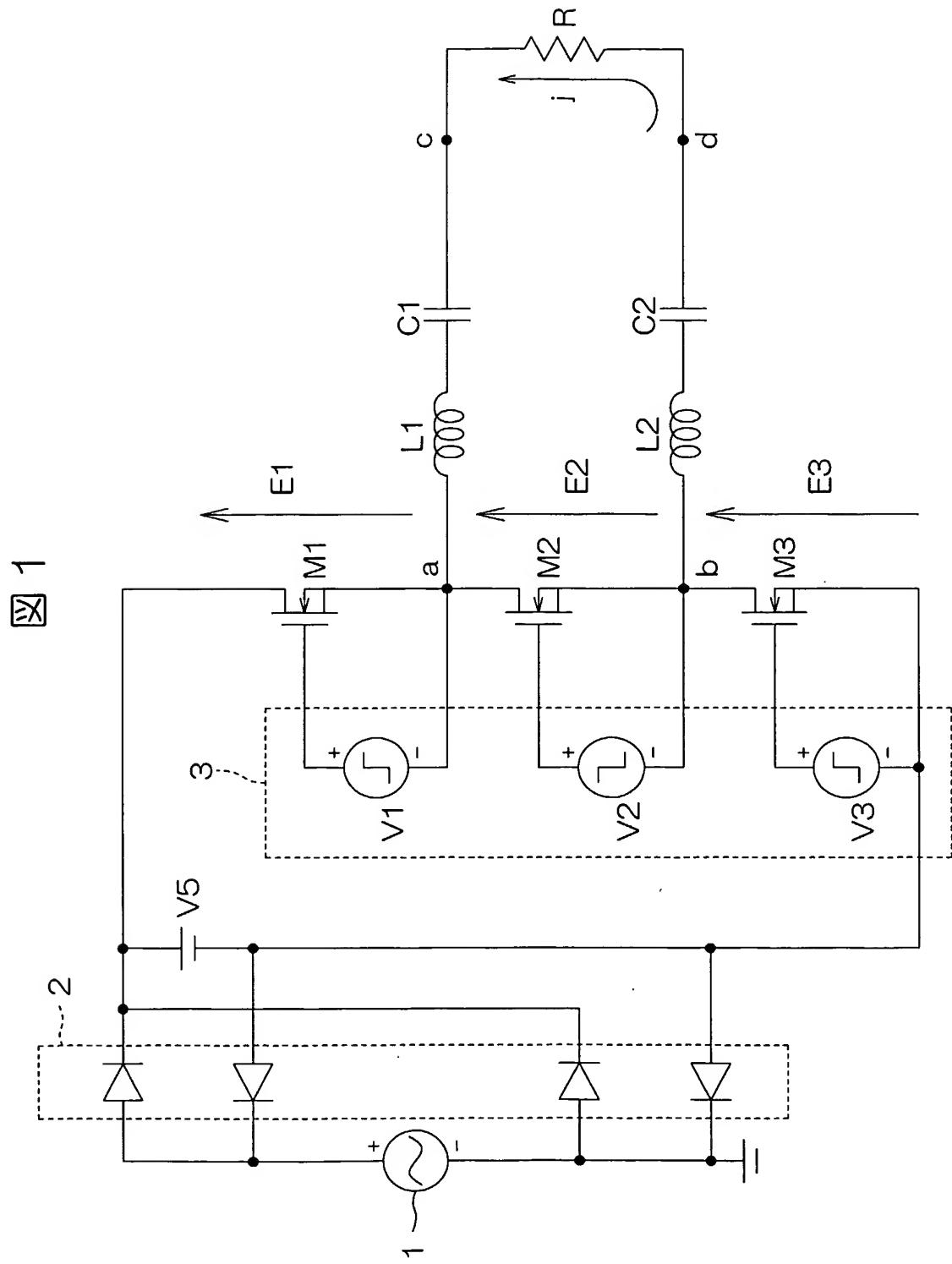
その場合の計算結果を図12に示す。C1, C2の値は、それぞれ $0.01\mu F$ とした。

図12は、直流入力オン後の、電圧V7の電圧波形の時間経過を示すグラフである。この図12のグラフによれば、図10と同様の傾向を示し、電源立ち上がり後、電圧V7は50V以下である。したがって、図10と比べて、電圧値は大きいものの、比較的安全な値である。特に色の濃い部分（時間占有率の高い部分）
5 の電圧値は低く、入出力間の絶縁は確保されているといえる。

請 求 の 範 囲

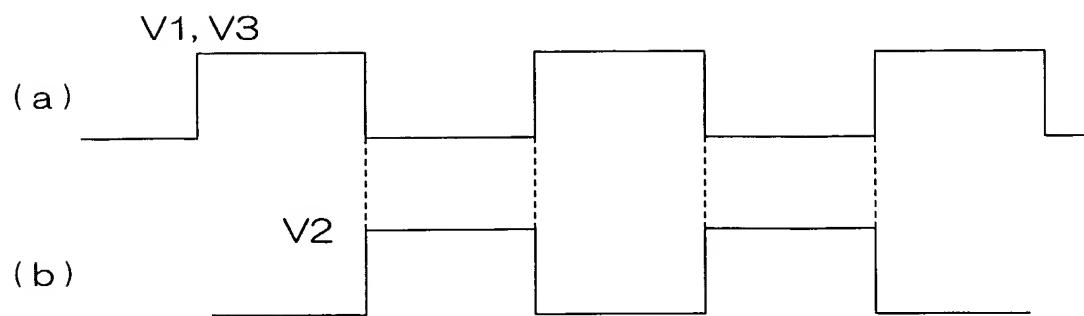
1. 交流電源から整流回路を通して供給された直流、又は直流電源から直接供給された直流を導く線路の正極と負極との間に、直列に接続された第一、第二及び第三のスイッチング素子と、
5 前記第一、第二及び第三のスイッチング素子を所定周波数の信号でオンオフ制御するスイッチ制御回路と、
前記第一のスイッチング素子と第二のスイッチング素子との接続点と負荷端子との間に挿入された第一のキャパシタと、
10 前記第二のスイッチング素子と第三のスイッチング素子との接続点と負荷端子との間に挿入された第二のキャパシタとを有し、
前記第一のキャパシタと第二のキャパシタとの容量値が等しく、
前記スイッチ制御回路は、前記第一及び第三のスイッチング素子をオンオフする位相が同じであり、
15 この第一及び第三のスイッチング素子をオンオフする位相と、前記第二のスイッチをオンオフング素子する位相とが、互いに逆相になっていることを特徴とするキャパシタ絶縁電源装置。
2. 前記第一のスイッチング素子と第二のスイッチング素子との接続点と負荷端子との間に、さらに第一のインダクタが直列に挿入され、前記第二のスイッチング素子と第三のスイッチング素子との接続点と負荷端子との間に、さらに第二のインダクタが直列に挿入されている請求項1記載のキャパシタ絶縁電源装置。
20
3. 前記第一のキャパシタと第二のキャパシタとの容量値が等しく、前記第一のインダクタと第二のインダクタとの誘導値が等しい請求項2記載のキャパシタ絶縁電源装置。
25
4. 前記第一及び第三のスイッチング素子をオンしている期間が、前記第二のスイッチをオフしている期間の中に含まれ、前者の期間が後者の期間よりも短い請求項1から請求項3のいずれかに記載のキャパシタ絶縁電源装置。

1/12



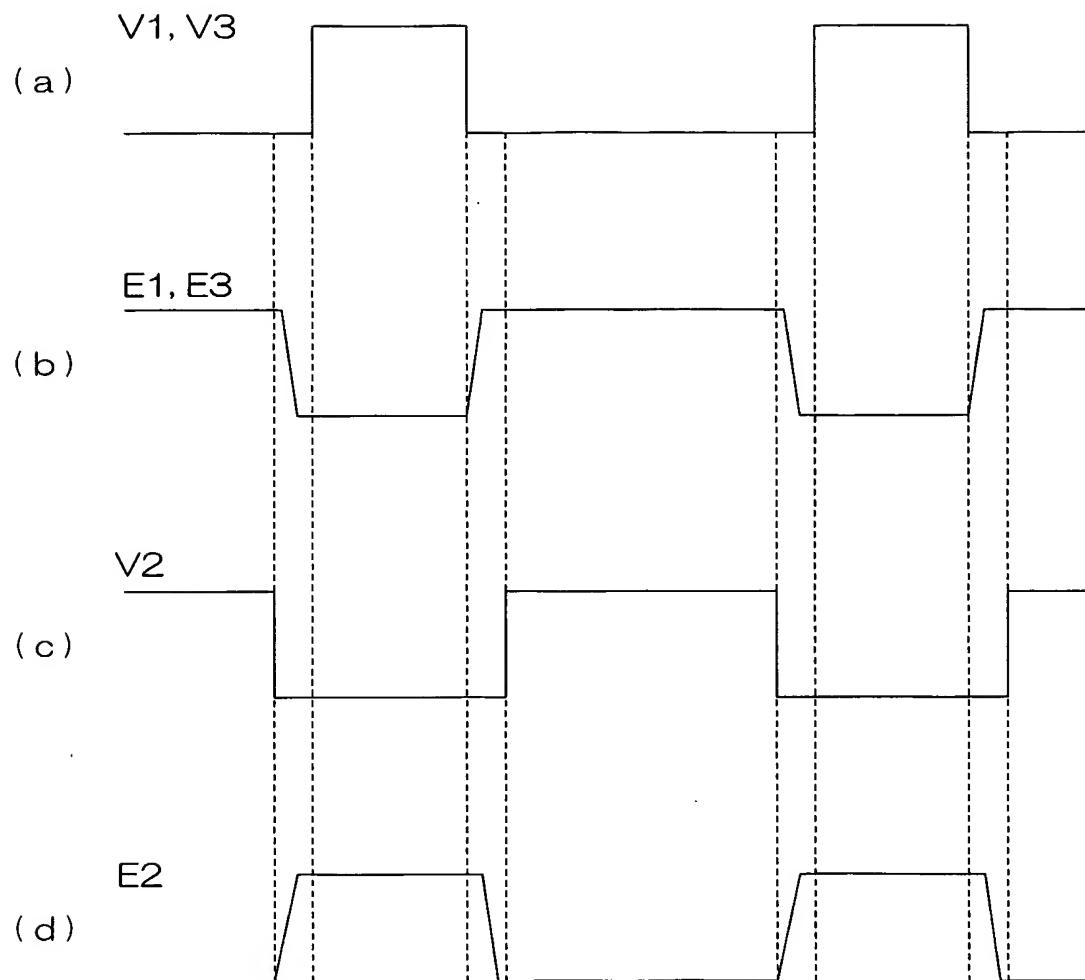
2/12

図 2



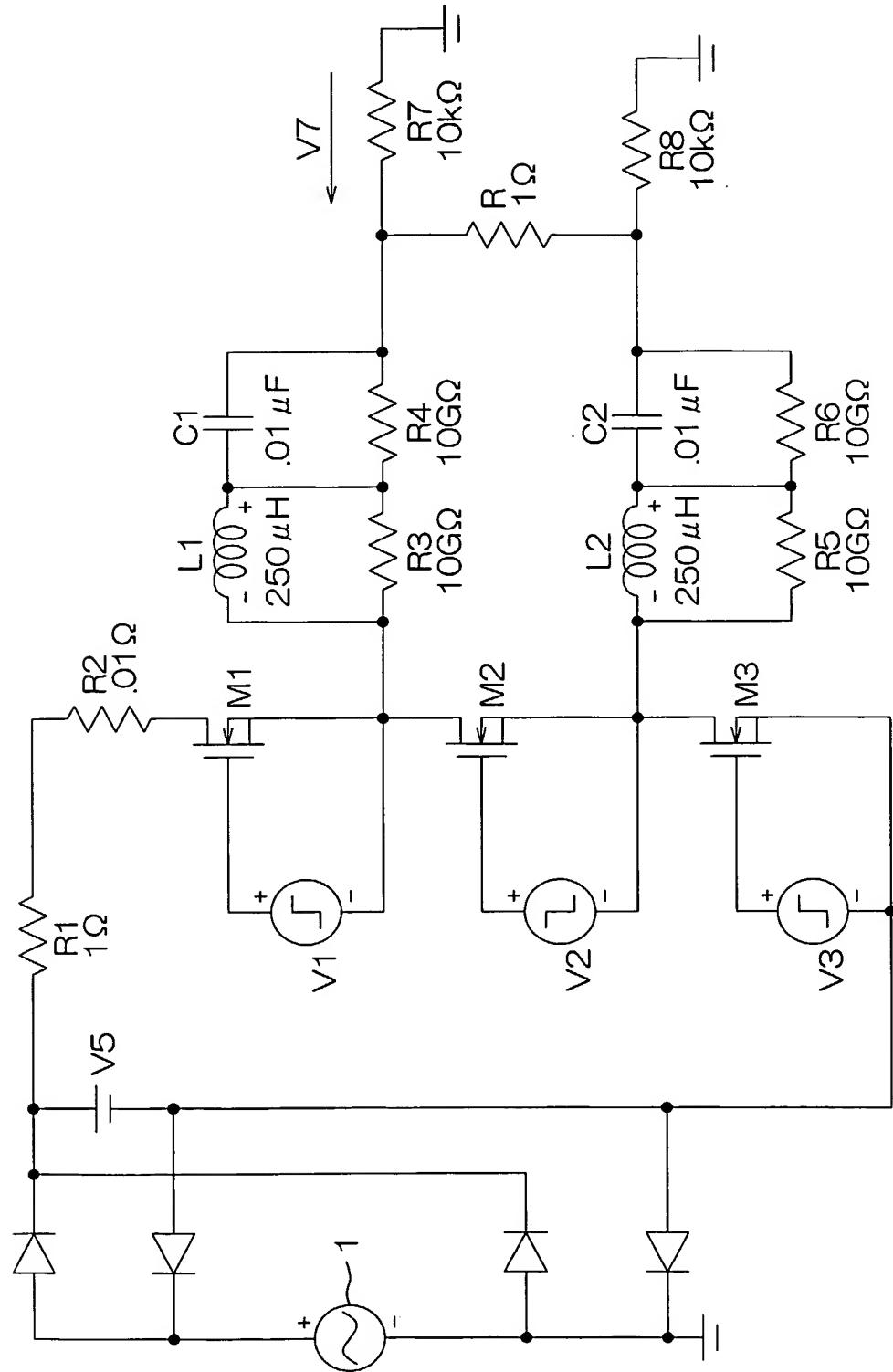
3/12

☒ 3



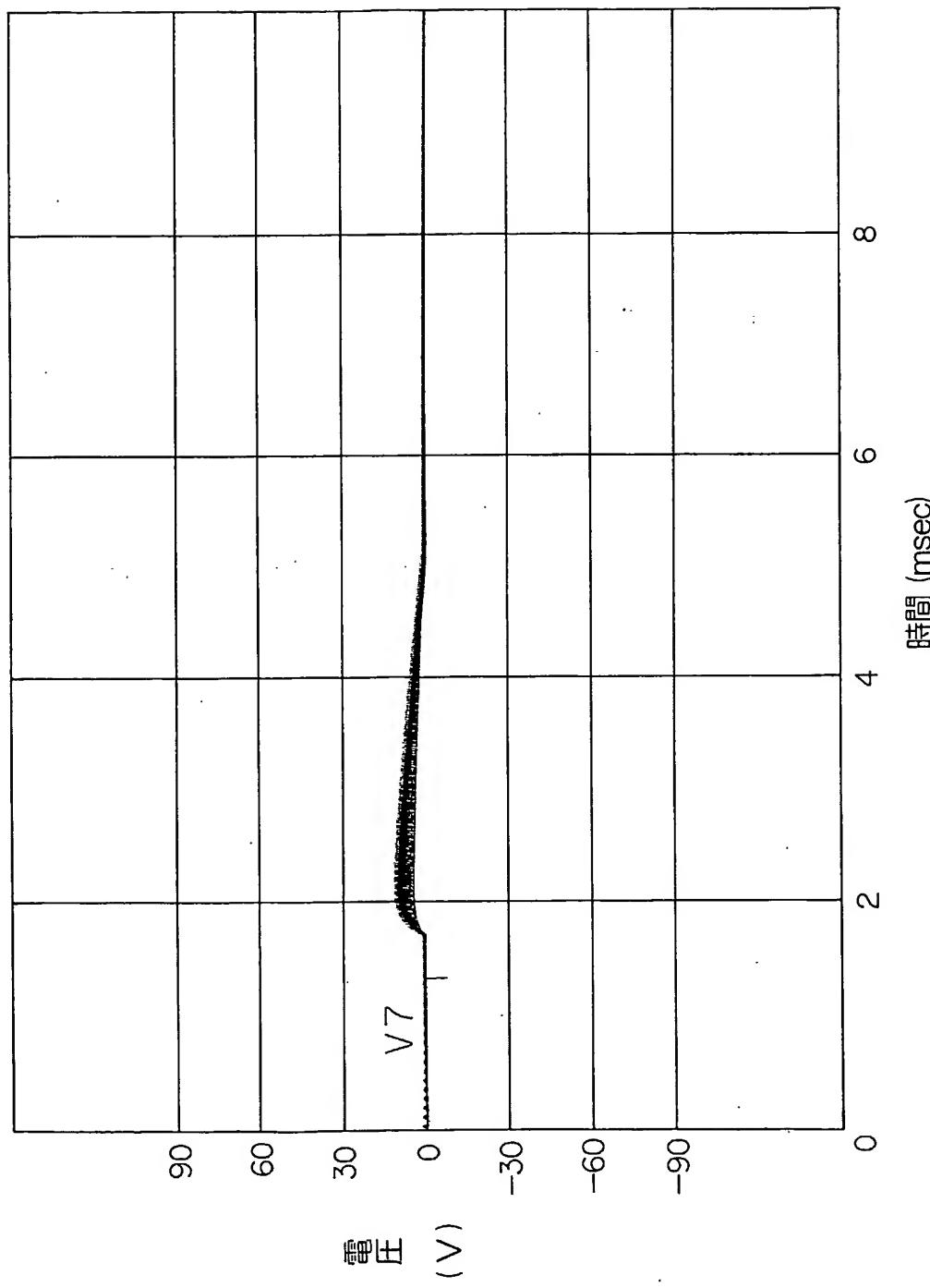
4/12

図 4



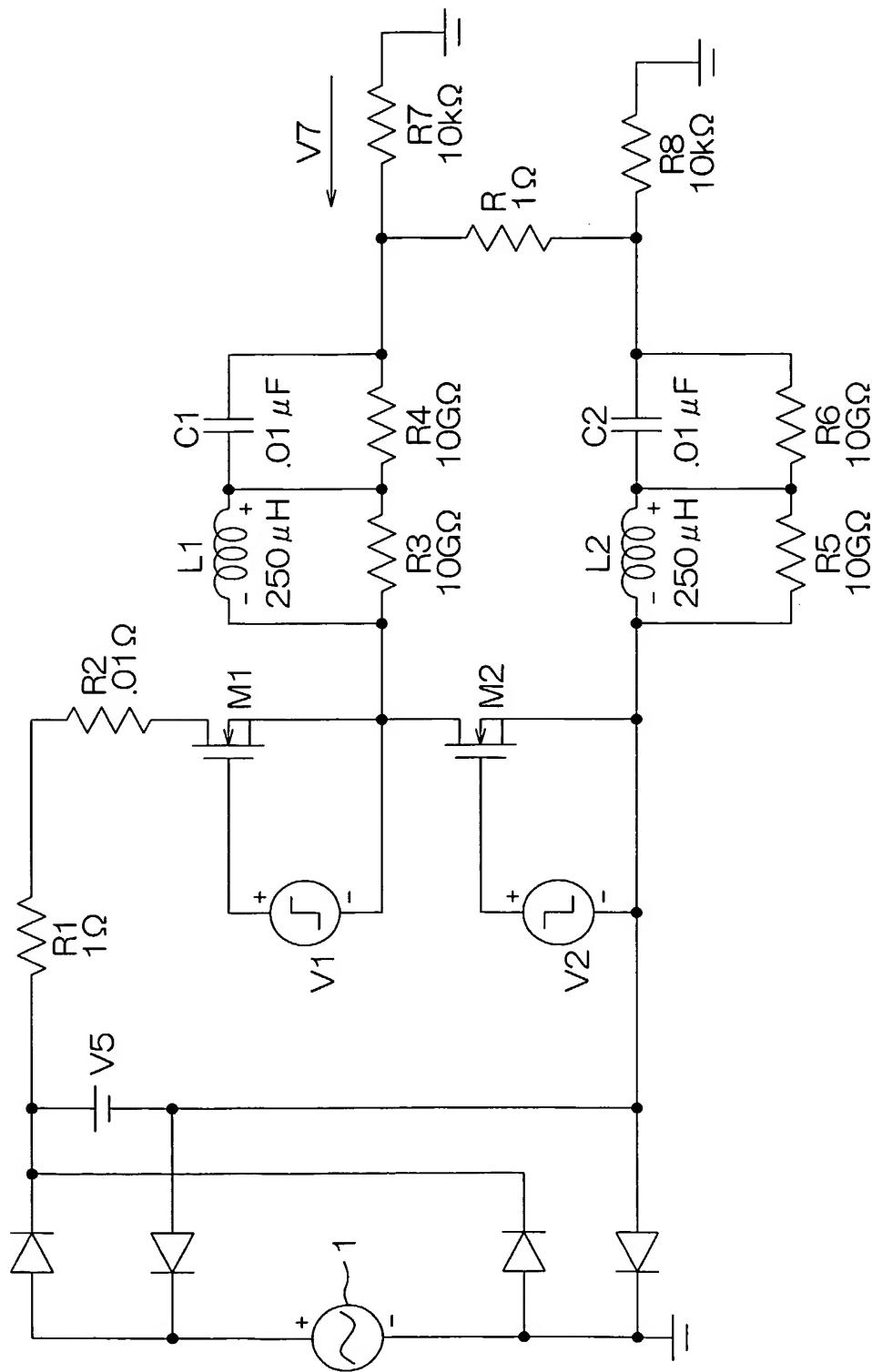
5/12

図 5



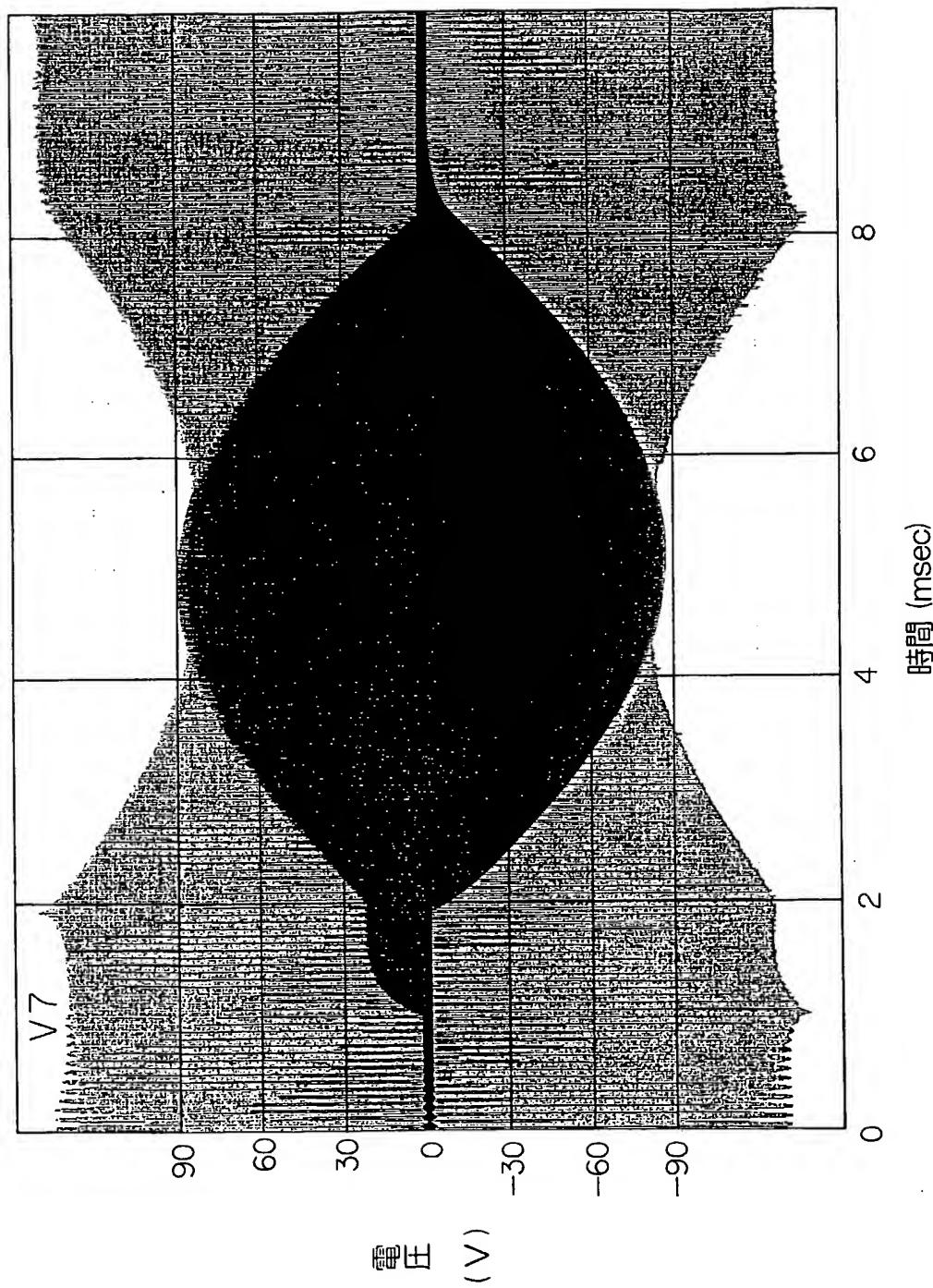
6/12

図 6



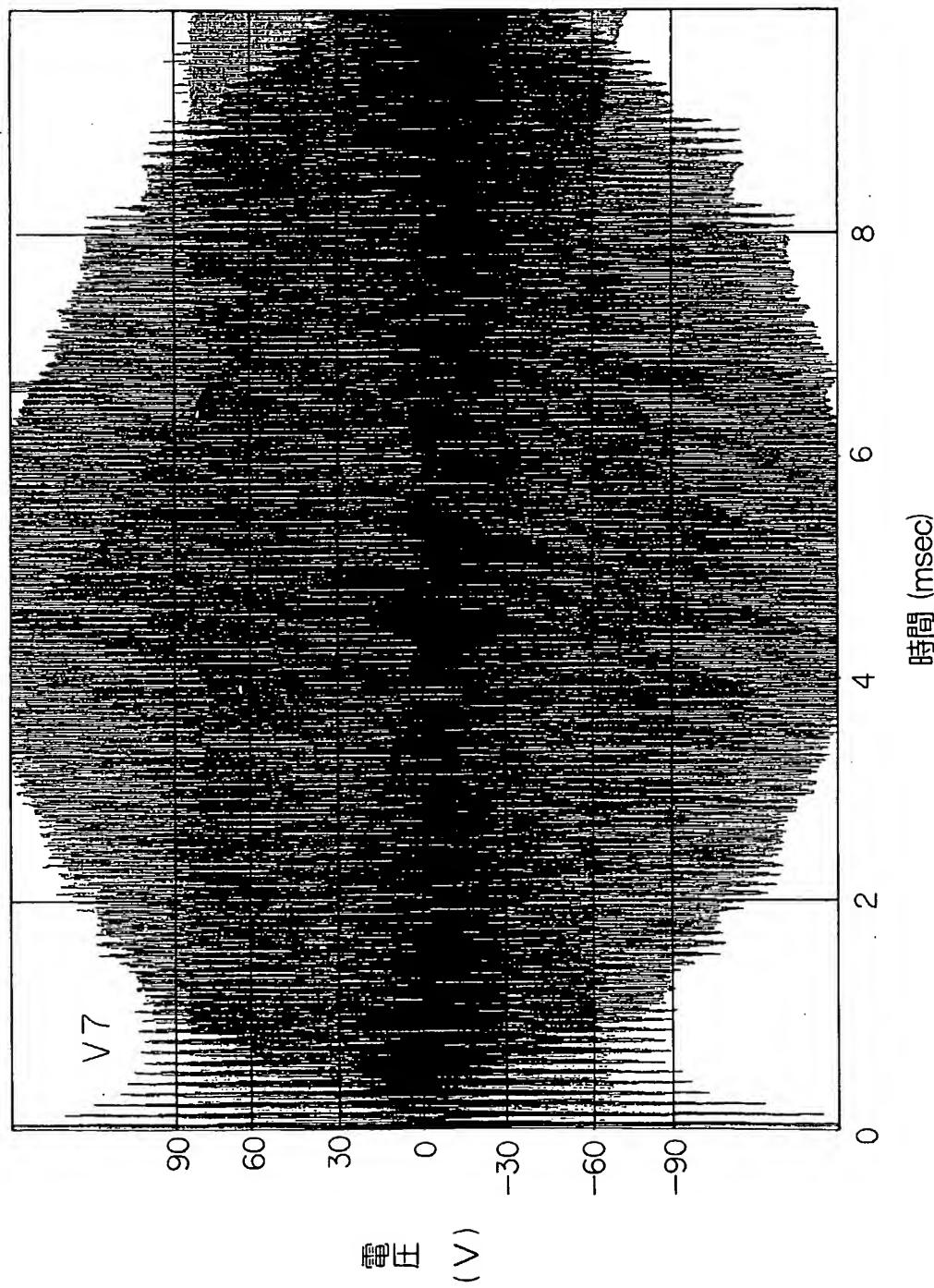
7/12

図 7



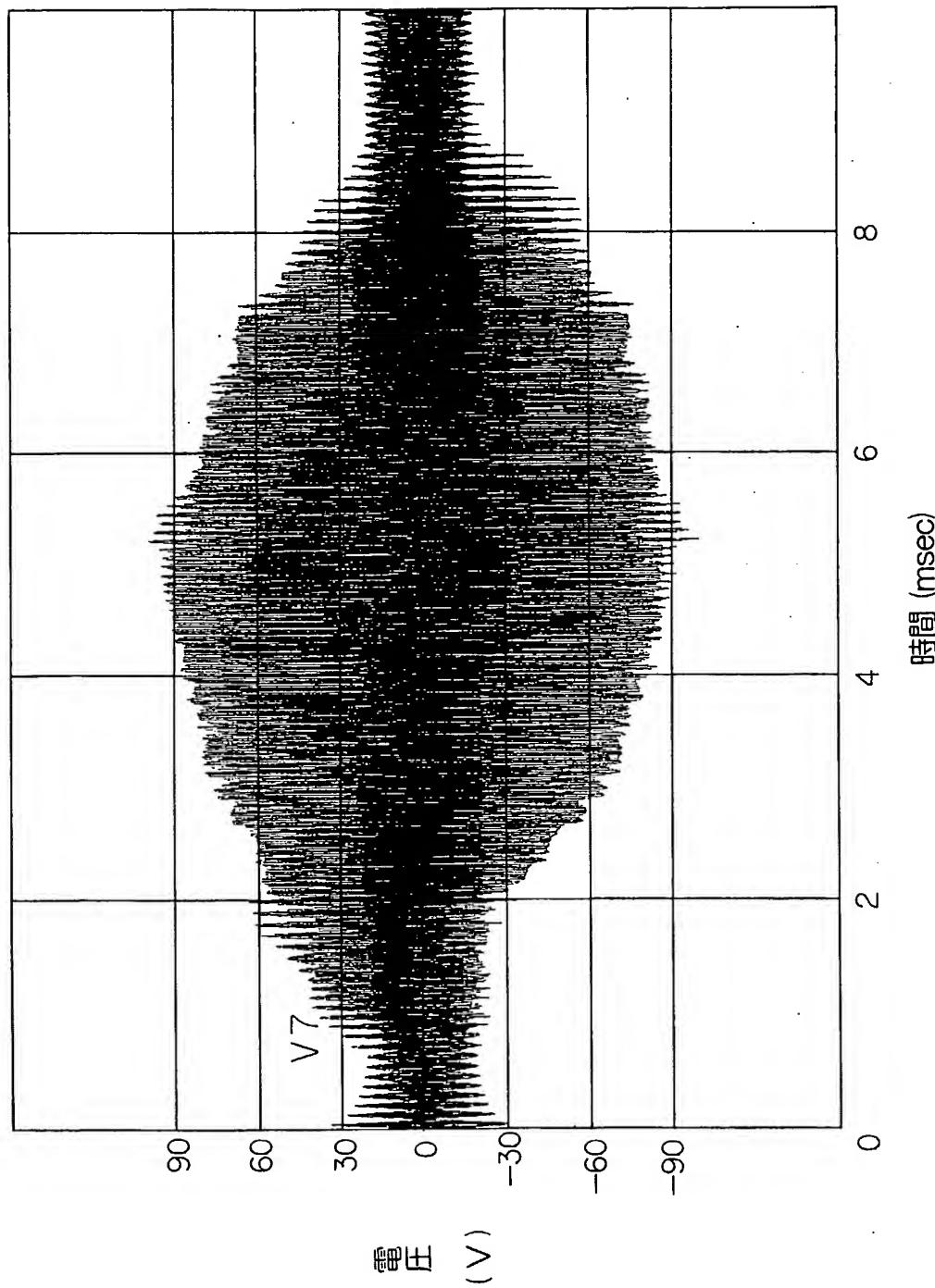
8/12

図 8



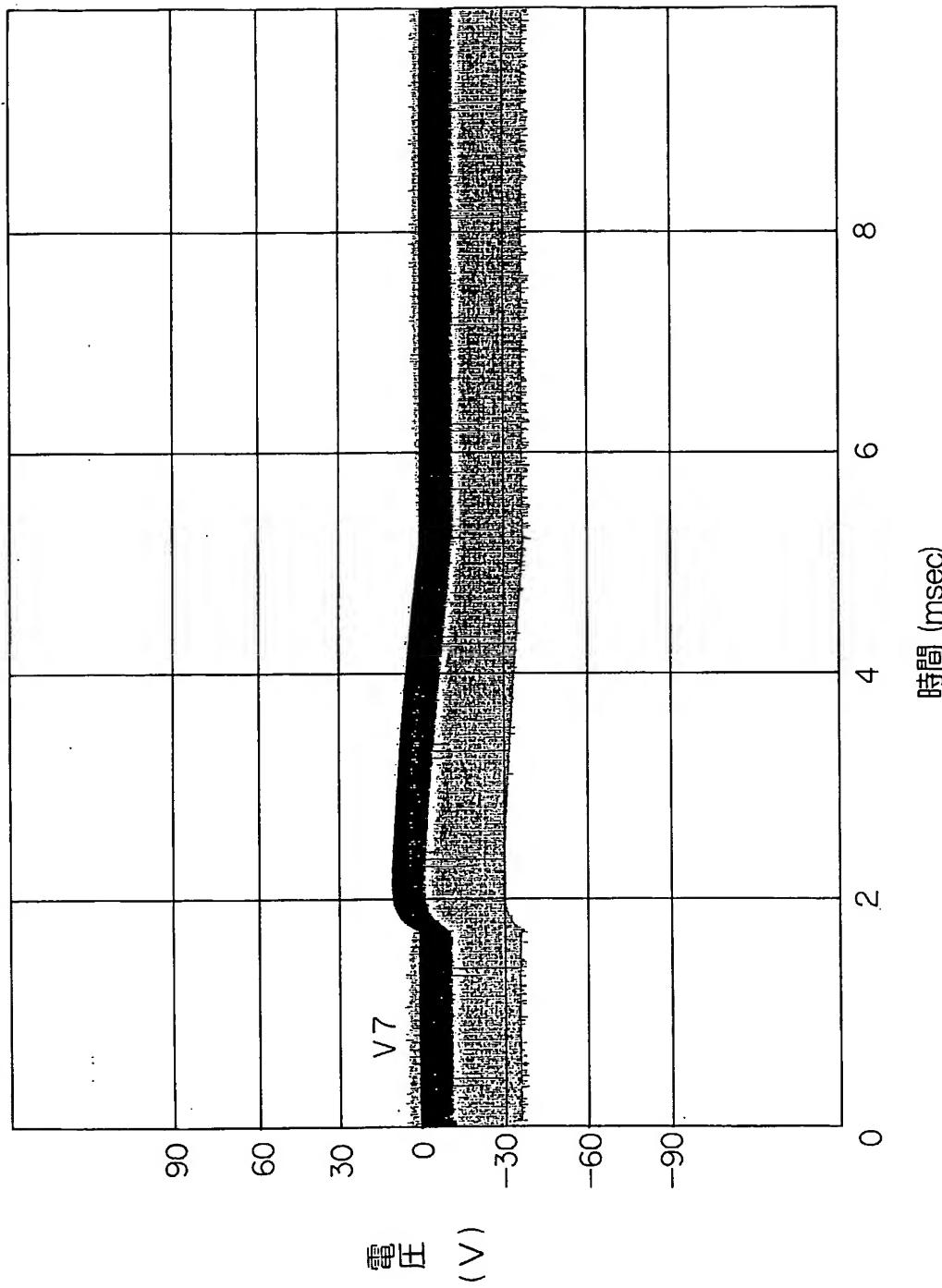
9/12

図 9



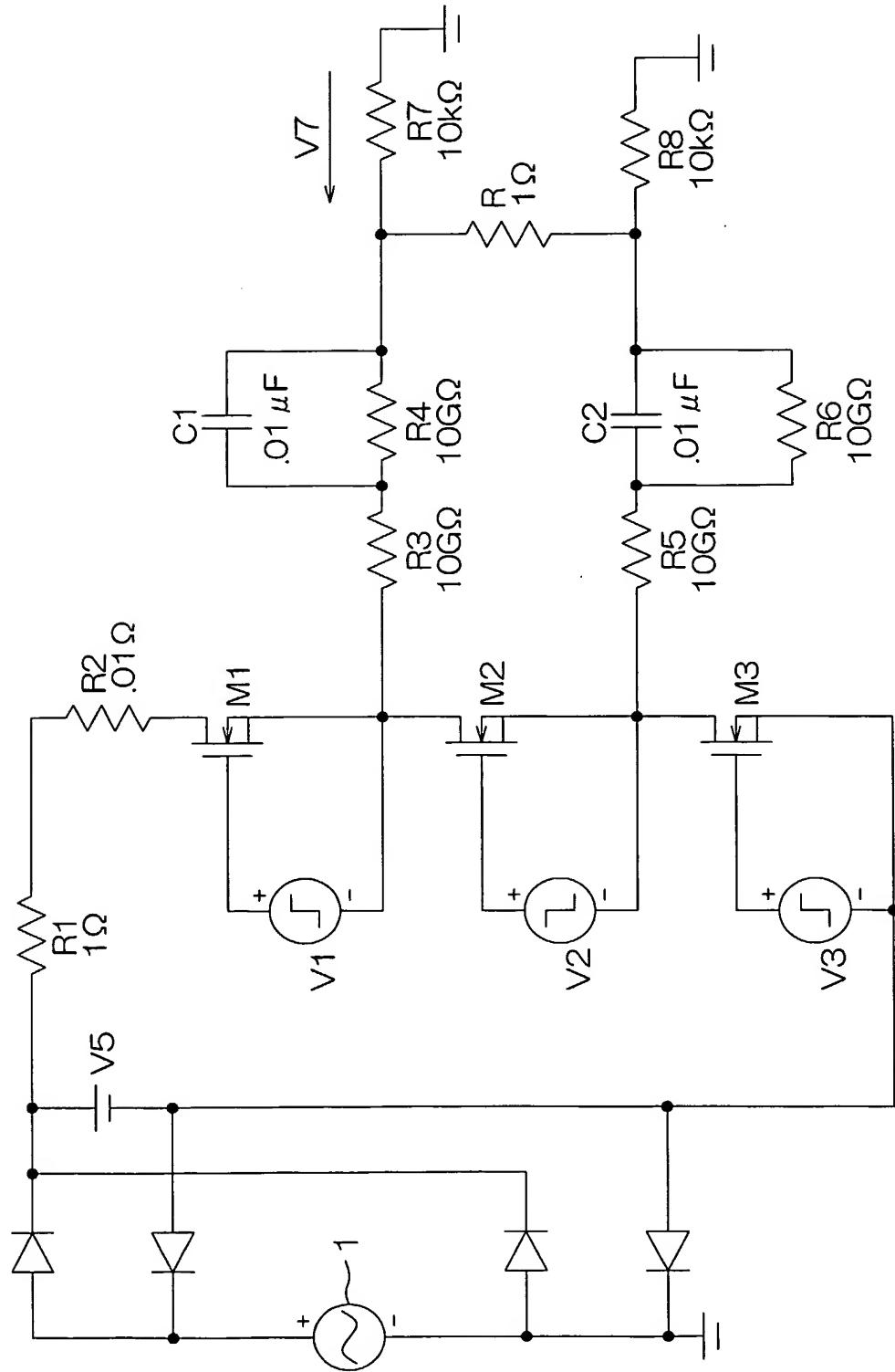
10/12

図 10



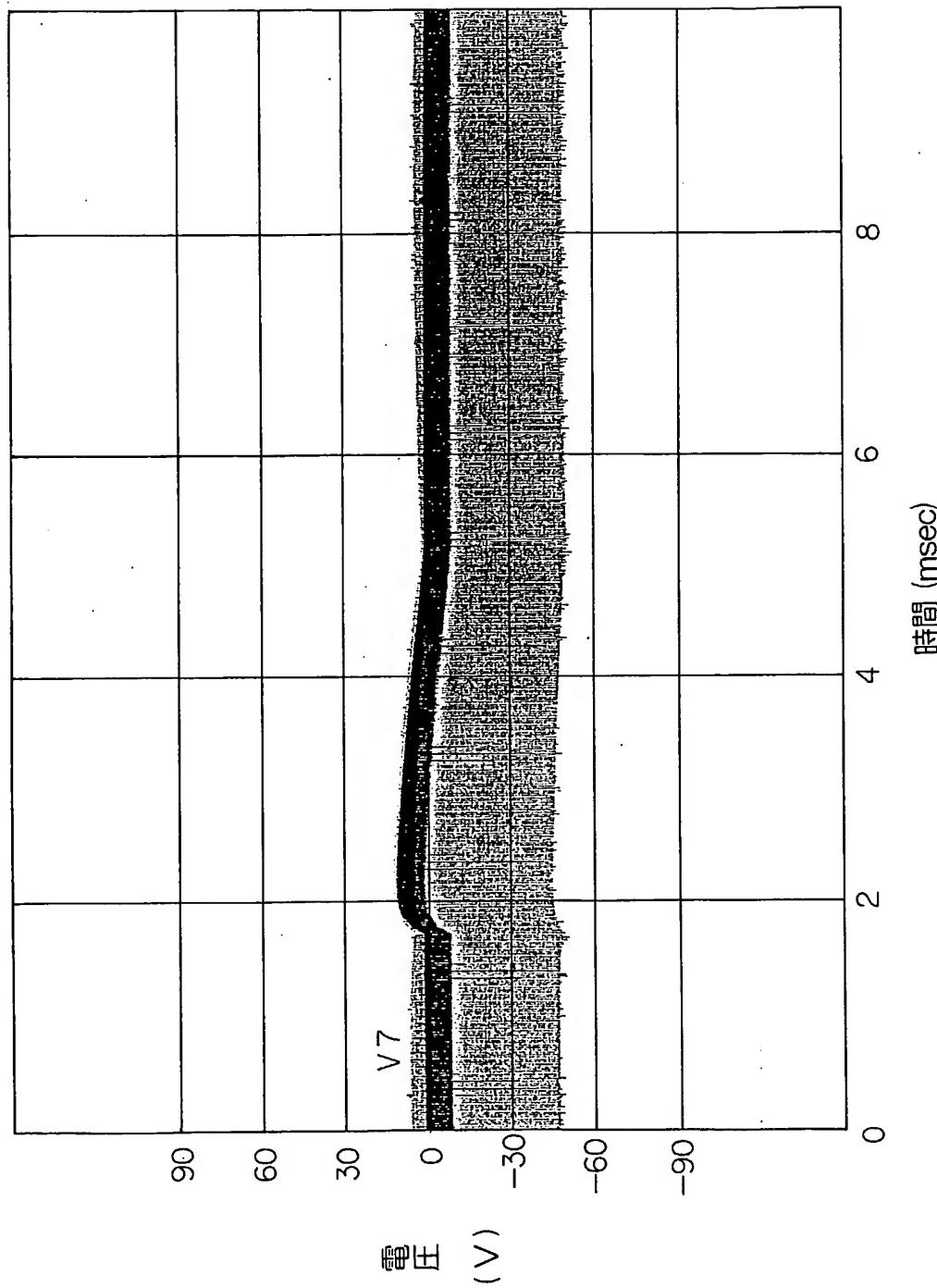
11/12

图 11



12/12

図 12



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP03/16214

A. CLASSIFICATION OF SUBJECT MATTER
Int.C1⁷ H02M3/155

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.C1⁷ H02M3/00-3/44, 7/00-7/98

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Toroku Jitsuyo Shinan Koho	1994-2004
Kokai Jitsuyo Shinan Koho	1971-2004	Jitsuyo Shinan Toroku Koho	1996-2004

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2003-116268 A (Nitta Corp.), 18 April, 2003 (18.04.03), Full text; Figs. 1 to 8 (Family: none)	1-4
A	JP 2001-78459 A (Fuji Electric Co., Ltd.), 23 March, 2001 (23.03.01), Par. No. [0013]; Fig. 2 (Family: none)	1-4
A	EP 0398723 A2 (NAKANO Hirotami), 22 November, 1990 (22.11.90), Full text; Figs. 1 to 10 & JP 8-23673 A & AU 5508990 A & CA 2017062 A & CN 1053154 A	1-4

Further documents are listed in the continuation of Box C.

See patent family annex.

* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier document but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family
-----------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------	------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------

Date of the actual completion of the international search
17 March, 2004 (17.03.04)

Date of mailing of the international search report
30 March, 2004 (30.03.04)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP03/16214

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 9-74741 A (Murata Mfg. Co., Ltd.), 18 March, 1997 (18.03.97), Full text; Figs. 1 to 10 (Family: none)	1-4
A	JP 9-163725 A (Tokimec Inc.), 20 June, 1997 (20.06.97), Full text; Figs. 1 to 7 (Family: none)	1-4
A	Yuji SAYAMA et al., "Condenser Zetsuen ni yoru DC-DC Converter", The Institute of Electrical Engineers of Japan Handotai Denryoku Henkan Kenkyukai Shiryo, 29 January, 1994 (29.01.94), Vol.SPC-94, No.15 to 24, pages 27 to 36	1-4

A. 発明の属する分野の分類（国際特許分類（IPC））

Int. Cl⁷

H02M 3/155

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

Int. Cl⁷

H02M 3/00-3/44, 7/00-7/98

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2004年
日本国登録実用新案公報	1994-2004年
日本国実用新案登録公報	1996-2004年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	JP 2003-116268 A (ニッタ株式会社) 18. 04. 2003, 全文, 図1-8 (ファミリーなし)	1-4
A	JP 2001-78459 A (富士電機株式会社) 23. 03. 2001, 【0013】 , 図2 (ファミリーなし)	1-4
A	EP 0398723 A2 (NAKANO Hirotami) 22. 11. 1990, 全文, 図1-10 & JP 8-23673 A & AU 5508990 A & CA 2017062 A & CN 1053154 A	1-4

 C欄の続きにも文献が列挙されている。 パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの

「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

17. 03. 2004

国際調査報告の発送日

30. 3. 2004

国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)

郵便番号 100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

櫻田 正紀

3V 2917

電話番号 03-3581-1101 内線 3356

C (続き) . 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	J P 9-74741 A (株式会社村田製作所) 18. 03. 1997, 全文, 図1-10 (ファミリーなし)	1-4
A	J P 9-163725 A (株式会社トキメック) 20. 06. 1997, 全文, 図1-7 (ファミリーなし)	1-4
A	佐山勇二、外2名著, コンデンサ絶縁によるDC-DCコンバータ, 電気学会半導体電力変換研究会資料, 29. 01. 1994, SPC-94巻, 15-24号, p. 27-36	1-4